

## Prozessor-Array für Wireless

Ein leistungsfähiger Prozessor für drahtlose Infrastrukturen bildet die Grundlage für eine umfassende Hard- und Software-Referenzdesign-Plattform für Anbieter von 3G-Ausrüstungen und bietet erhebliche Kosten- und Zeitersparnis. Mit 42 GMAC/s bietet der PC102 die fünf- bis zehnfache Preis-/Leistungsfähigkeit eines jeden anderen Bausteins, der heute auf dem Markt ist. Der PC102 ist ein echter MIMO-Prozessor mit Parallelverarbeitung und datengesteuerter Architektur. Designs sind somit vorhersagbar und Entwickler können maximale Leistungsfähigkeit erzielen. Der PC102 liefert z.B. 146 GIPS, was simultanen, kontinuierlichen Operationen in der Größenordnung von mehr als 30 GIPS – 41,6 GMAC/s und 71,6 GFaltungen/s – entspricht. Diese werden von fast



7 TBit/s interner Verarbeitungsleistung und mehr als 20 GBit/s kontinuierlicher Echtzeit-I/O-Leistung unterstützt. Der Prozessor ist einfach mittels Standard-ANSI-C im gängigen Prozess mit Standard-Tools und Bibliotheksfunktionen programmierbar. Applikationen können somit in einer einzi-

gen Umgebung einfach und effizient entwickelt, simuliert, kompiliert, verifiziert und getestet werden. Die Time-to-Market wird mithilfe umfassender Softwarebibliotheken und 3GPP-konformen Software-Referenzdesigns für WCDMA FDD, einschließlich HSDPA, noch weiter beschleunigt. (hh)

**picoChip**

Fax +44(0)1225 469767

**Info Click**

**114718**

## Video/Audio-Encoder-Zertifizierung

Die digitalen Mediaprozessoren auf TMS320C64x-DSP-Core-Basis haben ihre erste Echtzeit-Video- und Audio-Encoder-Zertifizierung für Microsofts Windows Media 9 Serie erhalten. Das Gleiche gilt für den Echtzeit-Video- und Audio-Decoder. Damit sind Entwickler im Stande, Produkte zu entwickeln, die End-to-End-Streaming-Multimedia bieten. (hh)

**Texas Instruments**

Fax +49(0)8161 84516

**Info Click** **118835**

## 3D-LCD-Controller



Mit dem S1D13721 präsentiert der Hersteller einen 3D-grafikfähigen LCD-Controller. Der Baustein aus der Serie der „Mobile Graphics Engines“ ist für den Markt der mobilen Digitalvideoprodukte zugeschnitten. Er enthält eine 2D/3D-Engine, eine integrierte Kamerarschnittstelle für den Anschluss zweier Kameras und einen Hardware-JPEG-Encoder/Decoder. Eine Schnittstelle zu einem externen MPEG-Codec ist ebenfalls vorhanden. Der Baustein lässt sich nahtlos mit direkten oder indirekten CPU-Schnittstellen verbinden und unterstützt bis zu zwei LCD-Panels. Da alle TFT-Standardpanels und viele erweiterte TFT-Typen unterstützt werden, ist kein externer IC für die Timing-Steuerung mehr nötig. (hh)

**EPSON**

Fax +49(0)89 14005419

**Info Click** **117699**

## Settop-Box-Chipsatz



Die STB-Decoderfamilie „Omega“ des Herstellers wird durch einen Chipsatz aus den Bausteinen ST15528 und ST14629 ergänzt. Die Lösung bietet uneingeschränkte Unterstützung für Dual-TV- und Dual-PVR-(Personal-Video-Recorder-)Funktionalität und baut das Leistungsniveau der Omega-Familie mithilfe zweier 32-Bit-RISC-Prozessoren weiter aus. Der Chipsatz kann zwei separate Video- und Audio-Streams decodieren, sodass der Konsument zwei Fernsehgeräte an eine Decoderbox anschließen kann. Der Chipsatz ist auch in der Lage, zwei Kanäle auf eine Festplatte zu schreiben. Auf diese Weise steht zusätzlich

eine Dual-PVR-Funktion zur Verfügung. Für das Management von Echtzeitfunktionen besitzt der ST15528 einen mit 166 MHz getakteten ST20-Core. (hh)

**STMicroelectronics**

Fax +49(0)89 4605454

**Info Click** **117692**

## DSP-Internet-Modul

Mit dem SMT363-XC2 steht ein Erweiterungsmodul zur Verfügung, mit dem sich eine Hochgeschwindigkeitsverbindung von DSPs zum Internet herstellen lässt. Entwickler können in ihre DSP-basierten Applikationen somit schnell und einfach Internet-Fähigkeit integrieren. Dafür früher notwendige Hostcomputer für die Kommunikation über Ethernet/Internet werden



somit überflüssig. Das Design basiert auf einem 225-MHz-DSP von Texas Instruments (TMS320C6713), einer ARM-CPU und einem Xilinx-Virtex-II-FPGA. Zudem wird ein Net-50-ARM-Chip von NetSilicon und ein MAC-Controller zur direkten Anbindung an Ethernet-Netzwerke integriert. (hh)

**Sundance**

Fax +44(0)1494 793168

**Info Click** **117688**

## MIPS-Architektur für Telematik

MIPS Technologies gibt bekannt, dass sein langjähriger Partner Toshiba eine strategische Allianz mit DENSO (Japan) eingegangen ist, um Fahrzeugnavigationssysteme der nächsten Generation zu entwickeln. Erste Demo-Boards, die DENSOs Fahrzeugnavigationssystem unterstützen und mit Toshiba MIPS-basiertem TX49-Prozessor ausgestattet sind, sind bereits verfügbar. (hh)

**MIPS Technologies**

Fax +44(0)1481 233082

**Info Click** **118834**